

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 56-046227  
(43)Date of publication of application : 27.04.1981

---

(51)Int.CL : G03F 1/00  
H01L 21/30

---

(21)Application number : 54-121672 (71)Applicant : SHIN ETSU CHEM CO LTD  
(22)Date of filing : 21.09.1979 (72)Inventor : HONDA MITSUO  
SEKIKAWA MASATO  
URAKABE KENGO  
OKAMOTO HARUO  
KUROYANAGI ITSUO

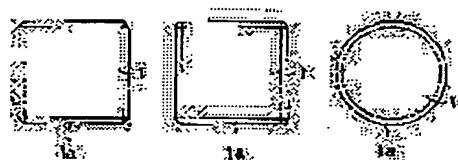
---

## (54) MASK SUBSTRATE FOR ELECTRONIC DEVICE

### (57)Abstract:

PURPOSE: To effectively inhibit the occurrence of pinholes in sputtering by mirror-polishing a peripheral part of a mask substrate for an electronic device.

CONSTITUTION: Peripheral part 1a of mask substrate 1 is mirror-polished. Part 1a is preferably chamfered prior to the mirror polishing.



---

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開  
 ⑪ 公開特許公報 (A) 昭56-46227

⑫ Int. Cl.<sup>3</sup>  
 G 03 F 4/00  
 H 01 L 21/30

識別記号

厅内整理番号  
 7447-2H  
 6741-5F

⑬ 公開 昭和56年(1981)4月27日  
 発明の数 1  
 審査請求 未請求

(全 4 頁)

⑭ 電子デバイス用マスク基板

⑮ 特 願 昭54-121672  
 ⑯ 出 願 昭54(1979)9月21日  
 ⑰ 発明者 本田光男  
 上越市寺町3-14-7  
 ⑱ 発明者 関川政人  
 上越市黒井1927  
 ⑲ 発明者 浦壁健伍

上越市上吉野203  
 ⑳ 発明者 岡本治男  
 安中市磯部3-19-1  
 ㉑ 発明者 黒柳逸夫  
 安中市築瀬791-4  
 ㉒ 出願人 信越化学工業株式会社  
 東京都千代田区大手町2丁目6  
 番1号  
 ㉓ 代理人 弁理士 山本亮一

明細書

1. 発明の名称

電子デバイス用マスク基板

2. 特許請求の範囲

1. 側面研磨部に鏡面研磨を施してなることを特徴とする電子デバイス用マスク基板。
2. 側面鏡面を面取り加工してなる特許請求の範囲1項に記載の電子デバイス用マスク基板。

3. 発明の詳細な説明

本発明は改良された電子デバイス用マスク基板に関するものである。

従来、各種電子デバイスの製作にあたって用いられるフォトマスク基板は、ソーダ系ガラス、カリウム系ガラス、ボロンシリケートガラス、滑融石英等からなり、これは一般に板状とされ、その表面は光の散乱および光路の偏倚をなくするよう鏡面研磨が施されている。



鏡面研磨が施されている。

しかし、ソーダ系、カリウム系ガラスの場合には、通常、溶融から數次に引上げられたものを規定の寸法に切断した後、その平面および端面を炭化ケイ素粒子等で粗研磨した後、その平面にまことに粒度の小さい炭化けい素、炭化セリウム、シリカ、アルミナ、ジルコニア等の研磨材を用いて鏡面研磨を施し、また、滑融石英の場合には、通常、溶融からロッド状に引上げられたものを規定の寸法に切断して柱状素材となし、ついでこれを一定の厚さにスライスした後、粗研磨、精研磨を経て鏡面に仕上げている。

このようにして製作された板状マスク基板の表面には、高真空中でクローム、アルミニウム、銅等の金属および金属化合物が薄膜状に蒸着、スパッタリングまたはプレーティングされ、さらに露工程を経て電子デバイス用マスクとして使用されている。

しかしながら、このようにして製作された基板は、その周縁部に切削加工時に生じた凹凸や板細な突起が存在するため、研磨工程中に微細な研磨材粒子が上記凹凸部ないし突起中に捕捉され、また、研磨材を分散させている水または水と有機溶剤との混合液等の液体が上記表面中に侵入するようになる。これらの捕捉微粒子や液体は洗浄および乾燥工程を経ても完全に除去することは極めて困難であるため、このような基板が汎用、スパッタリング、プレーナイリングに際して、高真空下にさらされるとときは、上記した捕捉微粒子や液体が蒸発して、基板の表面に蒸発膜を及ぼし、その結果、ピンホールの発生率を高めて製品の歩留りを低下させるという難点があつた。

本発明は上記した問題点を解決することのできる電子ガバイス用マスク基板を提供するものであつて、これには周縁部に鏡面研磨を施してなることを特徴とするものであり、好ましくは周縁部

- 3 -

1枚のマスク基板、あるいは複数の基板1a平行に配置した状態でセットする固定ボックス2の上方に、研磨ボックス3を配置し、この研磨ボックス3を、回転軸4およびアーム5とからなる駆動機構によつて往復運動させ、第2段に示すように、上記研磨ボックス3の底面に設けた1～複数の平行溝6を、上記基板1の周縁部1aに接触接触するようにしてなるものである。

上記装置にてマスク基板1の周縁部1aに鏡面研磨を施すには、まず研磨ボックス3の上方に配置したノズルアを通じて該ボックス3内に、水または有機溶剤を含む混合溶液中に公知の研磨材を分散させたものを供給し、これを該ボックスの小孔8を通じて基板の周縁部1aに連続的または間欠的に供給し、順次研磨材の粒度および粒度を粗大なものから微細なものへと変化させることによりて最終的に鏡面状態に仕上げるのである。

なお、第1図、第2図には平面形状が四角形で、

を面取り加工し、これに鏡面研磨を施してなることを特徴とするものであり、本発明のマスク基板によれば、その表面に沿着、スパッタリングあるいはプレーナイリング処理を施すにあたりピンホールの発生を効果的に抑えることができる。

以下、本発明を詳細に説明すると、本発明のマスク基板にはその周縁部に鏡面研磨が施されるのであるが、この鏡面研磨はマスク用基材を板状に加工する際の段階で行なうか、あるいは板状に加工した後の段階で行なうか、いずれでもよいが、しかし周縁部に面取り加工を施す場合は、この面取り加工の後に鏡面研磨を行なうことが望ましい。

本発明になるマスク基板の鏡面研磨の方法については特に規定されるものではないが、これはたとえば第1図に示すような鏡面を用いて行なわれる。

すなわち、第1図に示す装置は、所定の寸法に切削加工され、かつその周縁部を面取り加工した

- 4 -

あるマスク基板の周縁部を鏡面に研磨する場合について示したが、本発明のマスク基板の平面形状については円形であつても構成されなく、この円形マスク基板の周縁部の鏡面研磨装置について特に指示してないが、これは例えば所定の円形マスク基板と同一に形成した母型に依つて相対的に移動する砥石部材によつて容易に鏡面研磨することができる。

第3図は本発明になるマスク基板における周縁部1aの断面形状を示すものであつて、同図(a)は周縁部1aを単に鏡面研磨したものであり、同図(b)、(c)はそれぞれ周縁部に傾斜面および側面加となる面取り加工を施した後に鏡面研磨したものである。また、第4図(a)、(b)、(c)はそれぞれその周縁部1aに面取り加工を施した後、鏡面研磨したマスク基板の平面図である。

つぎに本発明の実施例を挙げて説明するが、以下実施例は不発明を限定するものではない。

- 5 -

### 実施例 1.

一边が 10.2 mm、厚さ 2.8 mm の正方形のソーダ系ガラス 100 枚を、その表面を粗研磨した後、第 3 図(a)に示すように各周縁部を面取り加工し、ついで第 1 図に示す装置にて周縁部につき、基板の表面研磨を行なうときには使用する研磨材と同様の研磨材を用いて 3 段階の研磨加工を施して鏡面状態に仕上げた。このようにして周縁部に鏡面研磨を施したマスク基板について、最後にその表面を常法にしたがつて鏡面仕上げした後、界面活性剤を含む洗浄液および純水にて洗浄し、乾燥してからその表面にクロム蒸着を行つた。

このようにして得られた電子デバイス用マスク基板について、その表面状態を検査したところ、ピンホールの数が、平均 0.1 個/mm<sup>2</sup> で全数が合格するものであつた。

### 実施例 2

面取り加工を施さなかつたほかは、実施例 1 と

- 7 -

板における周縁部の異なる加熱を示す断面図であり、第 4 図(a)～(d)はそれぞれ異なる面取り加工を施してなる本発明のマスク基板の断面図である。

- 1 ～ マスク基板、 1a ～ 周縁部、
- 2 ～ 固定ボックス、 3 ～ 研磨ボックス、
- 4 ～ 回転機、 5 ～ アーム、 6 ～ 平行線、
- 7 ～ ノズル、 8 ～ 小孔。

代理人  
弁理士 山本光

特許第 56-46227(3)

ほぞ同様にして得られたマスク基板の 100 枚について、その表面状態を検査したところ、ピンホールの数が平均 0.3 個/mm<sup>2</sup> であり、全数使用可能であつた。

### 比較例

比較のために、一边が 10.2 mm、厚さ 2.8 mm の正方形ソーダ系ガラス 100 枚を、常法に従つてその表面だけを鏡面仕上げして、ついでその表面にクロム蒸着を行なつて得られた電子デバイス用マスク基板について、その表面状態を検査したところ、ピンホールの数が平均 7 個/mm<sup>2</sup> で、100 枚の内 1 枚の不良品が存在した。

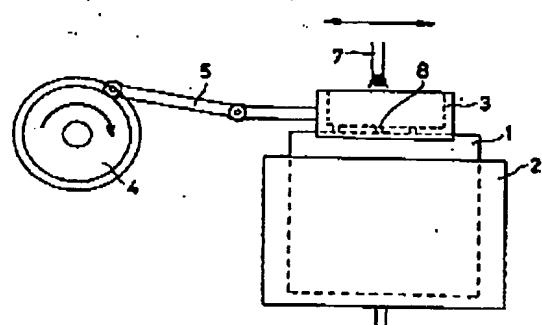
### 4. 周囲の簡単な説明

第 1 図は本発明の電子デバイス用マスク基板の周縁部を研磨加工する装置の概略構成を示す断面図であり、第 2 図はその要部拡大断面図である。

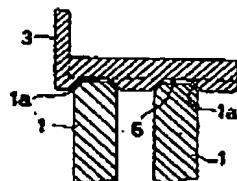
第 3 図(a)～(d)はそれぞれ本発明になるマスク基

- 8 -

第 1 図

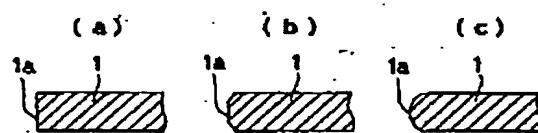


第 2 図



- 9 -

第三図



第四図

